

Grundlagen und Verfahren verlustarmer Informationsverarbeitung (VIVA)

Prof. Dr.-Ing. Bärbel Mertsching (Universität Paderborn)

Montag, 19.09.2005, 9:00 Uhr – 17:30 Uhr

Die mit dem Einsatz komplexer Daten- und Signalverarbeitungssysteme einhergehende hohe Leistungsaufnahme ist in vielen informationstechnischen Anwendungen - insbesondere mit mobilen bzw. portablen Geräten - ein zentrales Problem. Ziel des Schwerpunktprogramms VIVA in den letzten sechs Jahren war deshalb die Erarbeitung von Grundlagen und Verfahren zur verlustarmen Informationsverarbeitung, wobei durchgängig alle Ebenen des Entwurfsprozesses (Systemkonzept, Algorithmenentwurf, Architektur, Arithmetik, Schaltungsprimitive und Bauelemente) berücksichtigt wurden. Die Leistungsfähigkeit verlustarmer Informationsverarbeitung konnte exemplarisch in ausgewählten Anwendungsbeispielen nachgewiesen werden. Verlustleistungsoptimale Schaltkreise besitzen ein erhebliches Anwendungspotential im Bereich hochkomplexer Signalverarbeitung, insbesondere in mobilen und portablen Anwendungen, und spielen in zunehmendem Maße eine wichtige Rolle in potentiell profitablen Marktsegmenten.

Der Workshop gibt einen Überblick über von der DFG geförderte Schwerpunktprogramm "Grundlagen und Verfahren verlustarmer Informationsverarbeitung (VIVA)", stellt aktuelle Arbeiten vor und bietet ein Forum zur Diskussion aktueller Trends in diesem Forschungsfeld.

In Rahmen des Workshops verleiht die MAZ level one GmbH den MAZ Award 2005. Ausgezeichnet wird eine herausragende, praxisorientierte, wissenschaftliche Arbeit aus dem Bereich Low Power Schaltungstechnik mit dem größten Existenzgründungspotential.

Agenda

9:00 Begrüßung und Einführung (Mertsching)

Sitzung A: Methodische Untersuchungen

09:15 **Software-basierender Selbsttest von Prozessorkernen unter Verlustleistungsbeschränkung**

Jun Zhou, Hans-Joachim Wunderlich
Universität Stuttgart

09:30 **Energieminimierung von Basisbandsignalverarbeitungsalgorithmen auf programmierbaren Plattformen**

C. Neeb, N. Wehn
TU Kaiserslautern

09:45 **Über den Zusammenhang zwischen thermodynamisch reversiblen, kryptographisch seitenkanalfreiem sowie quantenkohärentem Rechnen**

Dominik Janzing
Universität Karlsruhe

10:00 **Methoden der Modellordnungsreduktion zur Verlustleistungsreduzierung digitaler signalverarbeitender Systeme**

Ljubica Radic, Wolfgang Mathis
Universität Hannover

10:15 **Memory Optimization Techniques for Low-Power Embedded Processors**
Manish Verma, Peter Marwedel
University of Dortmund

10:30 Kaffepause

Sitzung B: Schaltungstechnologien

11:00 **Energieoptimierung durch Adiabatische Schaltungstechnik**
Jürgen Fischer, Philip Teichmann, Ettore Amirante, Doris Schmitt-Landsiedel
Technische Universität München

11:15 **Parallele Signalverarbeitung mit adiabatischer Logik**
Marius Vollmer, Jürgen Götze
Universität Dortmund

11:30 **Eine weiterentwickelte quasi-statische adiabatische Logikfamilie**
Clemens Schlachta, Oliver Soffke, Peter Zipf, Manfred Glesner
Technische Universität Darmstadt

11:45 **Synchronisierungsprobleme von Schaltwerken in Wave Pipelining Architektur und ihre Auswirkungen auf die Wahl der Schaltungstechnik**
Stephan Hermanns, Sorin Alexander Huss
Technische Universität Darmstadt

12:00 **Verlustleistungsreduzierung bei dynamischen TSPC-Schaltungstechniken**
F. Grassert, F. Sill, C. Cornelius, D. Timmermann
Universität Rostock

12:15 **Low Power Buskodierverfahren für Verlustleistungsreduktion in DSM-Technologien**
Marko Rößler, Claudia Kretzschmar, Dietmar Müller
Technische Universität Chemnitz

12:30 Mittagspause

Sitzung C: Entwurf von verlustleistungsarmen Schaltungen und Systemen

14:00 **Matlab Simulationsumgebung zur Entwicklung von Algorithmen der Audio-Signalverarbeitung am Beispiel des verlustleistungsoptimierten Entwurfs von Hörgerätealgorithmen**
Thomas Rohdenburg, Volker Hohmann, Birger Kollmeier
Universität Oldenburg

14:15 **High-Level-Schaltungsentwurf mit Hilfe eines Low Power Frameworks für Audiosignalverarbeitungsalgorithmen**
Eisenbach, Schmidtmeier, Voss, Wang, Mertsching
Universität Paderborn

14:30 **Verlustleistungsabschätzung und -optimierung auf hohen Abstraktionsebenen: Modellierung von Funktionskomponenten und Leitungslängenabschätzung**
Arne Schulz, Wolfgang Nebel
Universität Oldenburg

14:45 **Spezielle Aspekte der Verlustleistungsgetriebenen High-Level Synthese**
Achim Rettberg, Bernd Kleinjohann, Franz J. Rammig
Universität Paderborn

15:00 **Ganzheitlicher Entwurf verlustleistungsarmer Schaltungen für Sensorsignalverarbeitung und Erkennung**
Andreas König
TU Kaiserslautern

15:15 **Datenskalierung für die verlustleistungsarme Signalverarbeitung in Prozessorsystemen**
Matthias Müller, Sven Simon
Hochschule Bremen

15:30 Kaffeepause

Sitzung D: Architekturen

16:00 **Von abstrakten Architekturtemplates zur hardwarenahen Architekturexploration**
Matthias Winter, Peter Pirsch
Universität Hannover

16:15 **A Compiler-friendly and Low-power DSP architecture**
E. Matúš, G. Cichon, H. Seidel, P. Robelly, T. Limberg, G. Fettweis
Technische Universität Dresden

16:30 **Bandbreiteneffizientes Mehrträgerverfahren mit verlustleistungsarmen digitalen Filtern**
Dirk S. Waldhauser, Josef A. Nossek
TU München

16:45 **Verlustleistungsarme Fehlerschutzprotokolle basierend auf punktierten Low Density Parity Check Codes (LDPC)**
Uwe Schwiegelshohn, Edwin Naroska
Universität Dortmund

17:00 **Verleihung des MAZ Award 2005**

17:30 Ende der Veranstaltung